基于MV10微控制器的LIN控制器及在线编程系统的设计与验证

为课题组现有的MV10车用微控制器设计了一款在线编程系统，使MV10微控制器可以在线完成程序的烧录，同时设计了基于该微控制器的LIN总线控制器，使之具有LIN总线从节点的功能。

张 庆/内江职业技术学院

张 庆/讲师

关键词/Keywords
MV10微控制器·
LIN总线控制器·
Modelsim仿真·

总线技术已经普遍应用于当前的汽车网络领域，在汽车电子控制、车载信息娱乐等方面广泛应用[1-3]。随着汽车网络上控制节点的增加，对控制的复杂性和灵活性要求也越来越高；另外还有来自成本的考虑。因此迫切需要一种分层的汽车网络解决方案，既可以解决控制的复杂性，又可以降低成本，提高控制的灵活性。目前应用最为广泛的CAN总线是一种具有高可靠性，适宜带宽，但又比较复杂的总线技术。LIN总线的出现恰好弥补了CAN的缺点。LIN协议即局部互联网络协议，是一种单主多从的网络，是一种简单、低廉的局部互连解决协议，其物理层是单线传输（包括电源和地，实际是UART的扩展）。其连接汽车上诸多分立的控制对象，并与更高级的CAN网络互联，组建成高低速搭配、控制灵活和成本优化的分层网络体系，这种分层的网络解决方案目前已被各大汽车厂商普遍采用。

随着LIN总线应用得越来越广泛，LIN总线也越来越受到人们的关注。由于LIN总线是一种简单的、UART的扩展的总线协议，可以在通用微控制器上通过软件的发送实现，所以目前的研究大多集中在LIN总线的应用上，对LIN总线控制器的研究很少。SHU－MV10包含多个定时计数器和UART串口模块，完全可以通过软件来实现LIN总线的控制器功能，但这样会占用大量的微控制器的资源，限制了系统开发的复杂度，也降低了微控制器的数据处理能力。如果使用硬件的方式实现LIN总线控制器，则会大大提高SHU－MV10的应用范围和数据处理能力[4-5]。本文将在深入分析LIN2.0总线协议的基础上，根据课题组BCM系统的设计需求设计LIN总线控制器，从数字逻辑角度对LIN控制器设计中的关键技术要点展开讨论。

LIN总线控制器设计方案

LIN总线协议是一种单主多从的局部互联网络协议，所以LIN总线控制器也应该有主从控制器之分。根据BCM车身控制系统中的LIN总线网络的实际应用情况和从设计的复杂度考虑，采取循序渐进的设计方案，先设计基本的LIN总线从控制器，再不断添加新的功能。根据LIN2.0总线协议确定基本的LIN总线从控制器需要实现的功能有：①波特率自动检测功能；②位时序逻辑功能；③报文帧格式处理功能；④内部寄存器单元；⑤交互机制。

确定LIN总线从控制器的基本功能后，必须进行功能模块划分，图1为LIN总线从控制器的逻辑模块框图。

LIN总线控制器子模块设计

LIN总线从控制器的每个功能模块执

中国知网 https://www.cnki.net

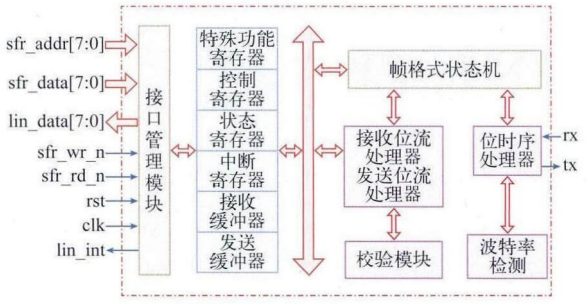

图1 LIN总线从控制器的逻辑模块框图

行各自特定的功能和操作，其具体的功能设计思路分别在下面做介绍。

1. 波特率检测

波特率自动检测机制是LIN总线通信协议重要的特点之一。在LIN总线通信中，总线上的从节点根据主节点发送的帧头进行波特率检测，并以检测的波特率完成接下来的通信。根据LIN总线协议规定帧头中会包含一个同步域，即55H。

在LIN总线从控制器中波特率自动检测的实现方法如图2所示。LIN总线从控制器中波特率自动检测仿真图如图3所示。在波特率自动检测模块中设置两个寄存器syn_neg_cnt和baud_cnt，syn_neg_cnt从起始位的下降沿开始计数，每个下降沿加1，baud_cnt从起始位的下降沿每个clk加1，在syn_neg_cnt＝5时baud_cnt记录的时间是8位bit的时间，最后在停止位的上升沿将baud_cnt除以8四舍五入得到的值就是每位bit的长度。baud_cnt除以8四舍五入的具体实现方法是：如果baud_cnt的后3位大于等于3`d4则baud_cnt右移3位再加1，如果

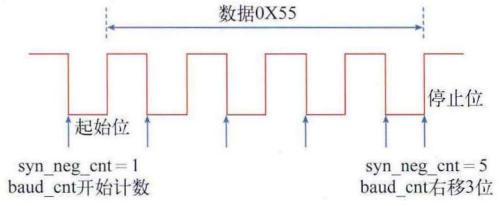

图2 LIN总线从控制器波特率自动检测机制

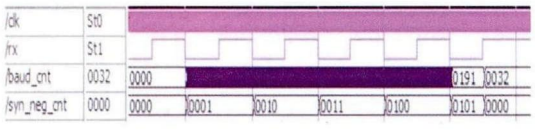

图3 波特率自动检测模块仿真结果

baud_cnt的后3为小于3`d4则baud_cnt右移3即可。

2. 位时序处理器

位时序处理器就是根据自动检测到的波特率接收标识符和响应或者发送响应。在接收状态时，为了确保采样数据的正确性，位时序处理器需要在每位数据的中间进行采样，位时序处理器采样仿真图如图4所示。bit_timg_cnt从起始位的下降沿开始计数，当bit_timg_cnt等于baud_cnt的一半时，sampled_en用于信号有效，在下一个clk开始采样总线数据。sampled_bit用于存储采样到的数据，而sampled_point用于通知接收位流处理器采样数据有效。位时序处理器的另一个作用就是根据baud_cnt记录的波特率依次将发送位流处理器的数据传输到LIN总线上。

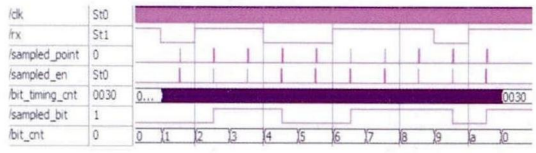

图4 波特率自动检测模块仿真结果

3. 帧格式状态机

LIN总线的帧格式中包含多个不同的域，每个域有不同的意义，所以需要进行不同的处理，而帧格式状态机就是根据LIN总线接收数据的情况进行状态跳变，接收位流处理器和位时序处理器会根据帧格式状态机所指示的状态，对接收到的数据进行相应的处理。帧格式状态机跳变图如图5所示。

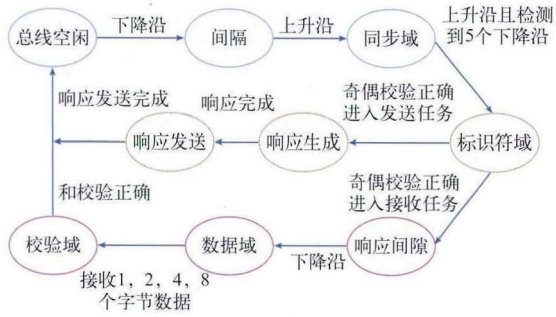

图5 LIN总线从控制器状态机

4. 接收位流处理器

接收位流处理器接收来自于位时序处理器的sampled_bit和sampled_point信号，识别并检查每

中国知网 https://www.cnki.net

段的起始位和停止位是否正确，而接收到的数据则根据帧状态机指示的状态进行相应的处理。例如将标识符中的奇偶校验位与校验域和校验模块生成的校验值进行比较，如果校验正确则将标识符和接收到的数据发送到接收缓冲区。

5. 发送位流处理器

LIN总线从控制器只发送数据帧，LIN总线的帧格式以UART串口的帧为单位，1个LIN总线数据帧包含至多8个UART格式的帧，每个UART格式是1位低电平起始位、8位数据和1位高电平停止帧。当LIN总线从控制器进入发送状态时，发送位流处理器会根据发送缓冲区中的数据值和校验模块生成校验域数据，起始位和停止位生成响应位流，再一起通过位时序处理器发送到总线上。

6. 校验模块

在LIN总线通信过程中有2种校验机制用于总线节点对接收数据进行自校验：一种是标识符域的后两位，标识符域的后两位是奇偶校验，是对6位标识符进行校验；另一种是响应的最后一段校验域，校验域采用的是增强和校验，即根据标识符和数据字节进行校验计算，与只针对数据字节进行校验的传统方法不同。校验模块的主要功能就是在接收标识符和响应时，计算奇偶校验值与和校验值，将计算的校验值与接收到的数据进行比较；在发送响应时，根据发送缓冲器的数据和接收到的标识符计算和值，将它作为校验域的数据提供给发送位流处理器生成响应。

7. 内部寄存器

控制器接口内部寄存器包含发送缓冲器、接收缓冲器和特殊功能寄存器3个部分。接收缓冲器为9个字节，用于存储接收到的ID和数据信息，发送缓冲器为8个字节，用于存储需要发送的响应数据。特殊功能寄存器包含控制寄存器（CONTROL REGISTER）、状态寄存器（STATUS REGISTER）和中断寄存器（INTERRUPT REGISTER）。

8. 接口管理模块

接口管理逻辑是LIN总线从控制器与微控制器总线的接口，负责微控制器与LIN总线从控制器之间的信息交互。接口管理逻辑传递和处理微控制器总线上的地址、数据和控制信息，完成微控制器对LIN总线从控制器的内部寄存器的读写。此外，接口管理逻辑还负责将LIN总线的中断信号发送到微控制器总线上，需要在微控制器的中断模块中增加相应的LIN中断控制逻辑，分配相应的中断控制允许位、优先级位和中断地址才能真正工作。

LIN总线控制器的仿真与验证

1. Modelsim仿真

由于目前完成的LIN总线从控制器只满足基本LIN总线数据的处理功能，并没有完成嵌入微控制器中的相关设计，因此只设计了简单的仿真平台和FPGA验证系统，主要针对LIN总线从控制器的位时序处理器、波特率自动检测、帧状态状态机、校验模块、接收缓冲区和发送缓冲区的基本功能进行仿真和验证。

随着研究的深入，仿真平台和FPGA验证系统会更加全面。LIN总线从控制器仿真平台是模拟一个响应接收帧和一个响应发送帧对LIN总线从控制器进行功能仿真，LIN总线的数据和微控制器总线部分都是根据实际的时序通过激励信号模拟完成。LIN总线从控制器的接收报文仿真波形如图6所示。LIN总线从控制器根据同步域自动检测波特率baud_cnt的值为0032，接收到的标识符和数据分别存储在rx_id和rx_byte1～rx_byte8中，其中rx_id存储是整个标识符域，包含奇偶校验，这里保留奇偶校验位是为了方便对校验模块进行功能验证，在今后的升级中会只存储标识符不包含奇偶校验。

LIN总线从控制器的接收帧头，发送响应的

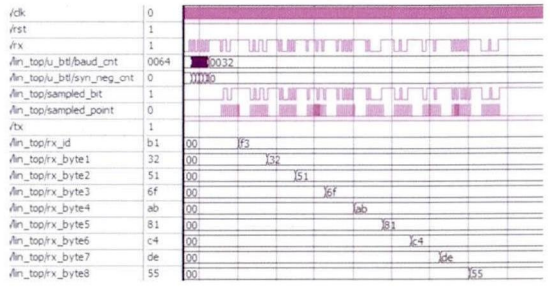

图6 LIN总线从控制器的接收报文仿真波形

中国知网 https://www.cnki.net

仿真波形如图7所示。LIN总线从控制器根据同步域自动检测波特率baud_cnt的值为0064，当tx_start信号有效时，LIN总线从控制器会将由tx_buffer0～tx_buffer7的数据组成的响应发送到LIN总线上。

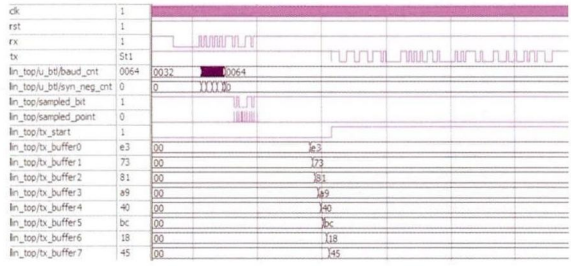

图7 LIN总线从控制器的接收报文仿真波形

2. FPGA验证

FPGA验证系统设计：LIN总线通信协议以UART为基础，而且很多LIN总线控制器是通过软件调用微控制器上UART串口来实现，因此使用FPGA开发板上的UART串口来设计一个简单的LIN总线从控制器FPGA验证系统。将LIN总线从控制器的发送和接收端口分配至FPGA开发板上的UART串口的发送和接收端口，与上位机通过UART端口进行通信，跳过LIN总线收发器，上位机作为主控制器，通过串口精灵模拟LIN总线帧格式向LIN总线发送数据。LIN总线从控制器FPGA验证系统框架如图8所示。

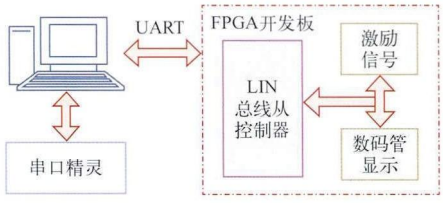

图8 LIN总线从控制器的FPGA验证系统

LIN总线从控制器接收上位机发送的数据，验证步骤如下：

1）完成计算机与FPGA实验板的串口连接，下载LIN总线控制器程序，打开串口精灵。

2）第一个字节发送间隔场00H。

3）第二个字节发送同步场55H。

4）第三个字节发送标识符50H，其中需要计算奇偶校验位P0、P1。LIN总线从控制器接收到标识符后会在FPGA开发板上的数码管的前两位显示标识符域的数据。

5）接收任务时，由上位机发送相应字节数据，FPGA开发板上的数码管的后两位显示接收到的第一个字节数据。

6）发送任务时，下位机会向上位机发送激励信号里设置的报文，通过上位机接收的数据验证是否发送正确。

通过LIN总线从控制器的仿真平台和FPGA验证系统的运行，可以确定LIN总线从控制器的位时序处理器、波特率自动检测、帧状态状态机、校验模块、接收缓冲区和发送缓冲区的功能测试已经通过，为将此LIN控制器嵌入MV10中打下了基础。

结束语

本文主要为课题组现有的MV10车用微控制器设计了一款在线编程系统，使MV10微控制器可以在线完成程序的烧录，同时设计了基于该微控制器的LIN总线控制器，使之具有LIN总线从节点的功能。根据LIN2.0总线协议，设计LIN总线从控制器模块的架构及各个功能子模块，设计FPGA验证系统，完成LIN总线从控制器基本功能的FPGA验证。针对实际应用，对LIN2.0总线协议进行优化，加入通信字节可调等功能，并完成相应功能的仿真验证。

参考文献

[1] 胡越黎，周谌．基于IP复用的片上级系统的构建与验证 [J]．计算机测量与控制，2010，18 (3)：629-631.

[2] Hu Yue li，Xu lei．Reusable design of CAN bus controller ip core [C]．4th International Conference on Measuring Technology and Mechatronics Automation，ICMTMA 2012：255-260.

[3] 黄俊良，胡越黎，王昆．MV10微处理器与APB总线的接口设计 [J]．计算机测量与控制，2011，19 (12)：89-95.

（收稿日期：2014－12－13）EA

中国知网 https://www.cnki.net