

电磁脉冲测试用元件宽频模型的去嵌入提取

在总结分析去嵌入建模技术原理的基础上, 扩展了一种高速电磁脉冲测试用的元件宽频模型提取方法。构建了一种采用微带线测试结构结合微波网络分析仪的测量平台, 通过建议的去嵌入方法在上吉赫兹范围内成功提取了脉冲电阻、解耦电容的宽频模型参数。提取的结果在宽频脉冲功率衰减器设计和静电放电波形测试中验证了其有效性。

张晓莉¹ 罗广孝² 崔翔² 张卫东² 刘慧海¹/1. 中国电力科学研究院

2. 华北电力大学新能源电力系统国家重点实验室



张晓莉/高级工程师

在快速电磁脉冲骚扰的时域波形测量中, 专用宽频测试电路往往需要自主研发, 因此获取元件参数值的宽频特性是设计高标准电路的关键^[1-2]。去嵌入方法提供了一个通过制作测试结构间接测量获取表面贴装元件宽频特性的途径, 并且对元件进行宽频建模将更为经济和便捷。去嵌入方法主要应用在射频微波半导体元件的分析和建模中^[3-5], 从已有文献看, 采用网络分析仪结合专用的测试电路进行元件宽频建模是一种经济而有效的方法。

去嵌入方法

从测试的网络参数中应用去嵌入技术去除测试结构的影响, 主要基于微波网络分析理论^[6], 利用各种网络参数间的变换运算, 常用去嵌入方法对元件宽频特性进行提取和建模。

1. 开路短路法

当满足集总处理条件, 也即测试结构尺寸远小于考虑最高频率对应的波长时, 可以采用开路短路法去除元件的串并联寄生电路参数的影响。其原理框图如图1所示, $Y_1 \sim Y_5$ 为测试结构引入的串

联和并联导纳; P_m 为包含元件和测试结构的总测试端口; P_d 为被测元件端口。

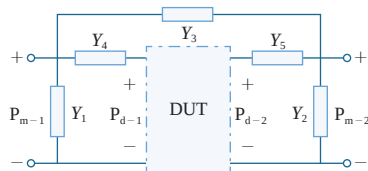


图1 开路短路去嵌入法原理框图

在被测元件开路情况下, 测试得到的导纳参数体现了测试结构中寄生并联参数 Y_1 、 Y_2 和 Y_3 的影响, 导纳参数间是并联关系, 因此从总的测试参数中直接减去开路导纳即可得到包含元件与串联影响的导纳参数

$$Y_{b-11} = Y_m(1,1) - Y_{d-open}(1,1) \quad (1)$$

$$Y_{b-12} = Y_m(1,2) - Y_{d-open}(1,2) \quad (2)$$

$$Y_{b-21} = Y_m(2,1) - Y_{d-open}(2,1) \quad (3)$$

$$Y_{b-22} = Y_m(2,2) - Y_{d-open}(2,2) \quad (4)$$

式中, $Y_m(*,*)$ 为网络分析仪测试得到的包含测试元件整个结构的导纳参数 Y_m ; $Y_{d-open}(*,*)$ 为元件开路时的导纳参数 Y_{d-open} , 将导纳相减得到的 Y_b 参数转化为阻抗参数 Z_b , 以备下一步去除串联寄生参数使用。

考虑去除测试结构与被测元件串联部分的寄生参数 Y_4 和 Y_5 影响。元件处短路测试得到的导纳参数 $Y_{d-short}$ 减去元件开路时的导纳参数 Y_{d-open} 即得到测试结构串联部分 Y_c 的影响, 即

$$Y_{c-11} = Y_{d-short}(1,1) - Y_{d-open}(1,1) \quad (5)$$

$$Y_{c-12} = Y_{d-short}(1,2) - Y_{d-open}(1,2) \quad (6)$$

$$Y_{c-21} = Y_{d-short}(2,1) - Y_{d-open}(2,1) \quad (7)$$

$$Y_{c-22} = Y_{d-short}(2,2) - Y_{d-open}(2,2) \quad (8)$$

只需从前面得到的 Z_b 减去这部分的串联阻抗 Z_c 就可得到被测元件完整的频率

关键词/Keywords

静电放电 ·
电磁兼容 ·
宽频模型 ·
参数提取 ·
去嵌入 ·

特性参数 Z_d ，即

$$Z_{d-11} = Z_b(1,1) - Z_c(1,1) \quad (9)$$

$$Z_{d-12} = Z_b(1,2) - Z_c(1,2) \quad (10)$$

$$Z_{d-21} = Z_b(2,1) - Z_c(2,1) \quad (11)$$

$$Z_{d-22} = Z_b(2,2) - Z_c(2,2) \quad (12)$$

2. 网络级联法

前文的测试方法适用于测试端口到被测DUT元件距离小于最高测试频率对应波长的1/20，也就是满足集总条件情况时的去嵌入处理。当测试结构的尺寸和考虑频率范围内的波长相比拟时，则采用网络级联的方法来去嵌入。先采用宽频电磁计算或电路仿真的方法分别获得测试结构两侧的散射参数 S ，转换为传输参数 T_{left} 和 T_{right} ，再利用级联后网络的 T 矩阵为各个子网络 T 矩阵之积为

$$T_{\text{measure}} = T_{\text{left}} T_d T_{\text{right}} \quad (13)$$

则元件的传输矩阵为

$$T_d = T_{\text{left}}^{-1} T_{\text{measure}} T_{\text{right}}^{-1} \quad (14)$$

利用 T 和 S 参数矩阵的转换关系可将去嵌入得到被测元件的 T 参数转换为双端口散射参数 S 。 S 和 T 参数的转换关系如下

$$\begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} = \begin{pmatrix} \frac{T_{12}}{T_{22}} & \frac{T_{11}T_{22} - T_{21}T_{12}}{T_{22}} \\ \frac{1}{T_{22}} & -\frac{T_{21}}{T_{22}} \end{pmatrix} \quad (15)$$

方法一和方法二的不同之处在于方法二具有通用性和准确性，但是方法一的优势是只需增加制作开路和短路测试结构就可通过测试的方法得到元件的宽频特性；方法二则必须为测试结构建立准确的宽频电磁模型，再通过矩阵求逆、相乘运算得到被测元件部分的宽频特性。

3. 多端口约减法

在一些特殊的多端口应用场合，需要将其中部分端口的影响从总参数中去除，从而得到剩余端口间的互特性。端口约减法可以用来实现这样的目的，其原理：假设有一 N 端口网络，已知其 N 端口网络参数，现有阻抗为 Z_L 的负载连接在端口 k 上，可以通过端口 k 上的反射系数 Γ_k 将端口 k 从网络参数中去除，得到新生成的 $N-1$ 端口间的网络特性，处理如下

$$S_{ij}^{(k)} = S_{ij} + \frac{S_{ik}S_{kj}\Gamma_k}{1 - S_{kk}\Gamma_k} \quad (16)$$

式中， S_{ij} 为 N 端口间散射参数； $S_{ij}^{(k)}$ 为将端口 k 去除后新生成的 $N-1$ 端口间的散射参数。

阻抗宽频特性测量

1. 测试平台

元件宽频建模框图如图2所示，散射参数测试平台采用Agilent E5061A网络分析仪，测试装置采用特征阻抗为50 Ω 的印制电路板（Printed Circuit Board, PCB）微带线或共面波导结构，微带线两边敷地经过孔和下层参考地平面相连。PCB使用0.8 mm厚FR4玻璃纤维环氧树脂板材，相对介电常数为4.45，损耗参数为0.02，上下铜层采用1盎司铜标准厚度0.035 mm。测试结构如图2所示，经过仿真计算设计微带线宽为1.4 mm，长为40 mm。微带线中间断开焊接被测元件，两端分别焊接Sub-Miniature-A（SMA）连接器，连接到网络分析仪的测试端口。

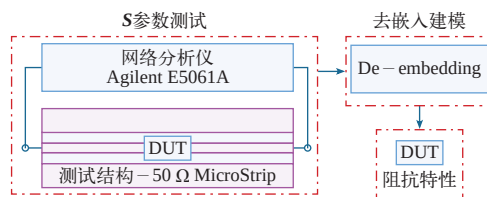


图2 元件阻抗宽频建模框图

图3为测试结构的宽频等效电路，SMA连接器的中间介质为Teflon聚四氟乙烯材料，相对介电常数约为2.08，损耗角正切参数为0.000 4，采用集总 π 型电路对其进行等效。SMA中心轴线和外层管脚分别焊接到PCB的微带线信号和接地平面，采用SMA等效电路模型结合标准的有损微带传输线对整个测试结构进行建模。

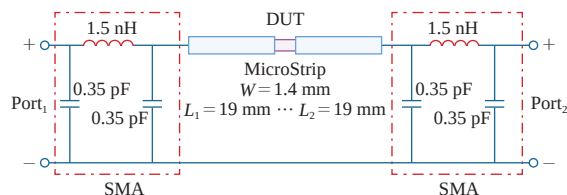


图3 测试PCB结构及等效电路

通过去嵌入方法一或方法二计算得到被测元件的宽频散射参数后,元件的阻抗特性可通过参数变换得到

$$Z_{\text{device}} = \frac{1}{Y_{d-11}} = \left(\frac{1+S_{d-11}}{1-S_{d-11}} \right) Z_0 \quad (17)$$

式中, Y_{d-11} 和 S_{d-11} 此时为被测元件端口2短路时端口1的导纳参数和反射系数。

前文的阻抗测试方法是通过 S_{11} 获取元件的阻抗特性,但是网络分析仪存在较小的重复定位准确度,在 S_{11} 的测量中会引入少量的绝对误差。而端口间的传输系数能够较为准确地描述端口间的传输特性,基于双端口 S_{21} 的测量得到被测低阻抗的方法,能够测量毫欧级别的阻抗值,这种测试方法适合电容元件寄生电阻的测试。针对制作的测试结构,只需将被测元件焊接在中心线和两边的参考地间,其阻抗计算推导过程如下

$$S_{d-12} = \frac{2Z_{d-12}Z_0}{(Z_{d-11}+Z_0)(Z_{d-22}+Z_0)-Z_{d-12}Z_{d-21}} \quad (18)$$

当被测元件连接在中心线和两边的参考地间时,满足 $Z_{d-11}=Z_{d-12}=Z_{d-22}=Z_{d-21}$,此时被测阻抗为

$$Z_{d-11} = \frac{Z_0}{2} \left(\frac{S_{d-12}}{1-S_{d-12}} \right) \quad (19)$$

可见元件的低阻抗特性通过测试双端口间的传输系数就可得到。

2. 脉冲电阻特性提取

以某采用特殊碳膜技术的100 Ω 高脉冲负载晶圆电阻的宽频特性建模为例,断开测试结构中心线,将被测表贴电阻焊接在图2中的测试结构断点两端,去嵌入得到此电阻元件在2 GHz范围的阻抗幅频、相频特性曲线如图4所示。可见,针对本测试结构,测试结构的尺寸和考虑最高频率对应的波长相比拟,图2测试结构端口到测试元件约30 mm,则方法一只能在300 MHz以下保证测试准确度,而方法二理论上能够保证整个频域范围的准确度,但是需要依赖于对结构的准确宽频电磁特性建模。

从前面的碳膜高脉冲负载晶圆电阻的测试曲线可看出,在将接近1 GHz时,其寄生串联电感的

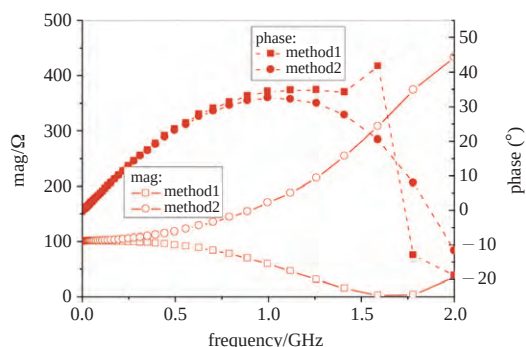


图4 碳膜高脉冲负载晶圆电阻元件的阻抗特性

影响逐渐加大,严重影响其阻值的高频稳定性。另外测试一种抗瞬间脉冲用100 Ω 碳质贴片功率电阻,采用方法二去嵌入得到其阻抗宽频测试特性如图5所示,可见其频率特性在测试的范围内均保持良好。

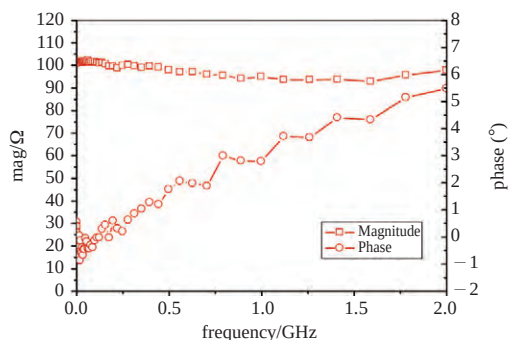
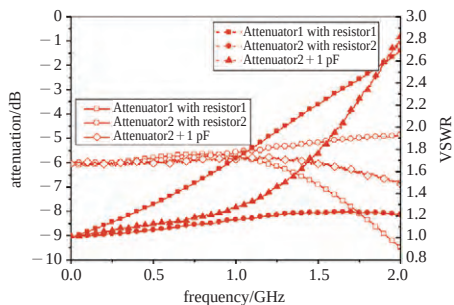
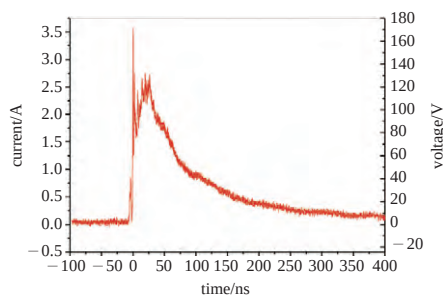


图5 碳质表贴功率电阻元件阻抗特性

选用前面测试的100 Ω 脉冲电阻,实现T桥(Bridged-TEE)型6 dB高压脉冲功率衰减器,衰减器对端口电压驻波比VSWR和衰减器承受的峰值功率都有严格的要求。制作PCB和屏蔽箱体,完成的6 dB衰减器实物的散射参数测试结果如图6a所示,衰减器2在端口添加1 pF电容简单补偿后,性能得到改善,但端口的匹配性能变差。设计制作



(a) 6 dB衰减器的 S_{21} 和电压驻波比



(b) 1 kV静电放电波形

图6 测试结果

的多个衰减器已在静电抗扰度测试中完成静电放电骚扰波形的捕捉应用。经校准后的静电枪直接对50 Ω 高速测试系统1 kV放电,通过50 Ω 测试系统获得首个尖脉冲电压峰值为170 V,转换为电流峰值约3.5 A,上升沿约800 ps,如图6b所示,各个指标均符合静电抗扰度测试国际标准IEC 61000-4-5^[7]中对测试波形的完整规定。

3. 解耦电容模型提取

选取标准0805封装的电容元件焊接到PCB测试结构中的信号线和参考地之间,采用低阻抗方法测试得到的其阻抗特性如图7所示,高频特性可用电容 C 和寄生电感 L_s 、电阻 R_s 的串联关系描述,从阻抗特性中提取其寄生参数如下表所示, f_0 为串联谐振频点。

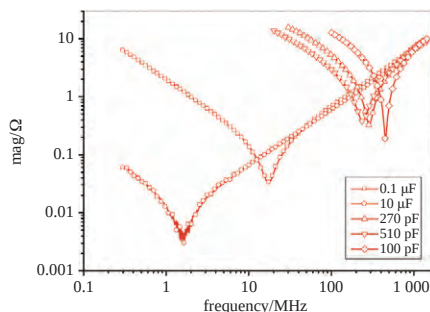


图7 电容的阻抗测试

表 电容寄生参数提取

标称值	C	L_s/nH	$R_s/\text{m}\Omega$	f_0/MHz
10 μF	9 μF	0.96	3	1.67
0.1 μF	0.085 μF	1	37	17.5
510 pF	510 pF	0.96	446	220
270 pF	270 pF	0.96	350	274
100 pF	100 pF	1.2	189	459

结束语

本文设计了一种基于微波网络测试,结合去嵌入技术的元件宽频阻抗特性参数的提取方法。通过搭建网络分析仪结合测试结构的测量平台,获取了脉冲电阻元件和解耦电容的宽频阻抗特性。在抗冲击宽频衰减器设计中验证了该阻抗测试方法的有效性,并在静电放电时域波形的测量中取得了良好的应用效果。

参考文献

- [1] Clayton R Paul. Introduction to electromagnetic compatibility [M]. 2nd ed. New York: John Wiley & Sons INC, 2006.
- [2] Hall S H, Hall G W, McCall J A. High-speed digital system design—a handbook of interconnect theory and design practises [M]. New York: John Wiley & Sons Inc., 2000.
- [3] Naishadham K, Durak T. Measurement based closed-form modeling of surface-mounted RF components [J]. IEEE Transactions on Microwave Theory Techniques, 2002, 50 (10): 2276-2286.
- [4] Bousnina S, et al. An accurate on-wafer deembedding technique with application to HBT device characterization [J]. IEEE Transactions on Microwave Theory Techniques, 2002, 50 (2): 420-424.
- [5] Liang Qingqing, Cressler Hohn D, Niu Guofu, et al. A simple four-port parasitic deembedding methodology for high-frequency scattering parameter and noise characterization of sige HBTs [J]. IEEE Transactions on Microwave Theory Techniques, 2003, 51 (11): 2165-2174.
- [6] Pozar David M. Microwave engineering [M]. 3rd ed. New York: John Wiley & Sons Inc., 2005.
- [7] 中国国家标准化管理委员会. GB/T 17626. 2—2006 电磁兼容试验和测量技术: 静电放电抗扰度试验 [S]. 北京: 中国标准出版社, 2006.

(收稿日期: 2014-09-19) EA