

[低压电器]

低压智能电器PCB 电磁兼容设计准则

文/浙江天正电气股份有限公司 高 平

随着物联网技术的快速发展，传统低压电器应用电磁环境已经发生巨大变化，数据传输容量越来越大、频率越来越高，低压智能电器作为物联网系统的物理层基本元件，其EMC的性能要求也越来越高，低压智能电器PCB设计工程师需要更加重视PCB的EMC设计要求。

印制电路板（PCB）设计者和电磁兼容性（EMC）工程师在设计或评估PCB或诊断EMC问题时需要EMC设计准则来指导。如果一个特定的PCB设计特征违反了设计准则，通常需要更彻底的分析来确定违规的设计可能会出现什么结果。理想的PCB EMC设计准则是PCB设计的一个起点，帮助设计者能够分析每个设计的布局选择，在PCB设计的综合权衡中起着重要作用，它将有助于设计者去识别潜在的问题以及问题区域。

EMC的设计准则有很多种类，有些准则是基于电路或辐射模型，有些是基于经验的，而另一些则没有已知的起源。一些准则是非常重要的，几乎总是可以应用。而其他一些仅适用于特定情况，对于低压智能电器的PCB设计是不适用的。设计工程师面对这么多种类的设计准则可能会误解了相关的设计指导，导致糟糕的结果。本文通过归纳的方法，有效简化纷繁复杂的PCB设计的EMC规则，形成低压智能电器PCB设计的通用概括的设计准则。具体将低压智能电器的PCB设计EMC规则归纳为以下四类：EMC的基本准则、布局基本准则、布线基本准则以及PCB解耦设计。

EMC的基本准则

EMC基本准则对于低压智能电器的PCB设计

值得特别关注。一般PCB设计的EMC问题主要是PCB设计者在设计时违反了这四个准则的其中几个，或者没太注意这四个准则。

1. 最小化信号电流回路面积

线路板上的所有电信号都是具有电流和电压参数特性的电信号，印制线路板设计工程师应该时刻注意线路板电流的流动情况，信号的电流流动总是构成一个环路的，从源输出来以后最后都要返回到它们的源，即信号能量是在环路中流动的。最小化信号电流回路区域就是为了能防止信号中的能量耦合到其他电路或辐射。最小化信号电流回路面积，能够确保提供一个更低的阻抗路径以将每一信号电流返回到其信号源。环路设计参考实例具体如图1所示。

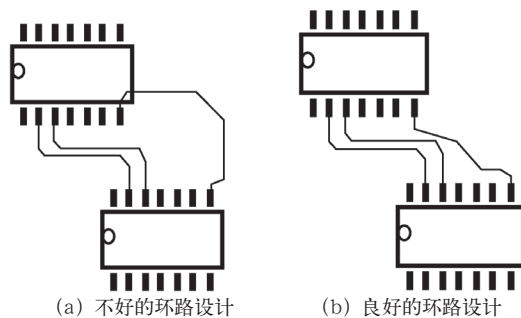


图1 环路设计参考图

2. 接插件连接电路设计准则

接插件连接电路模型从原理上来说就是信号传输线的模型，但是连接器的信号传输是没有参考的地平面的，只能通过地信号连接PIN脚形成回路，这样必然导致许多的信号线公用一个地回路的情况，接插件电路的信号串扰引起的传导干扰就必须得重视。

基于减少信号串扰、减小信号辐射和保证地回路的原则，接插件连接电路的设计准则如下。

接插件PIN脚信号排布，首先确定信号分配，合理分配信号、电源、地针位置与数量。关键信号线通过地针与其他信号分隔。高速信号、地信号的PIN脚位交错排列以减小信号串扰。接插件连接电路设计实例具体可如图2所示。

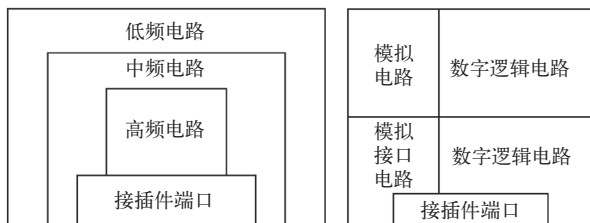


图2 接插件连接电路设计参考图

3. 数字信号时间边沿控制设计准则

在高速数字信号回路中，数字逻辑从高电平到低电平转换或者由低电平到高电平的状态转换，若该转换的过渡时间很短，是基本时钟的1/10到1/100，那么会产生严重的EMI问题，对低压智能组网的系统中的其他设备产生干扰，影响系统运行的稳定性。

解决上述数字信号电平转换产生的EMI问题可通过控制信号的上升和下降时间，而且能在不降低信号质量或误码率的情况下显著地衰减这些信号的暂态谐波。最直接而且有效的方法是在数字信号回路中串入合适阻值的电阻。功率器件的驱动电路设计，在其驱动回路中串接一电阻，控制数字信号的上升和下降时间。

4. 信号返回电路设计准则

提供一个完整无缺口的信号返回平面，这个准则在本质上是第一个准则的推论，即实现信号返回电路的阻抗最小。电磁辐射的干扰问题往往信号返回平面上的间隙，高频电流无法通过低阻抗路径返回到信号源。在PCB设计中由于一条直线上的多过孔形成了一道槽，导致没有完整的信号返回平面，具体如图3所示。

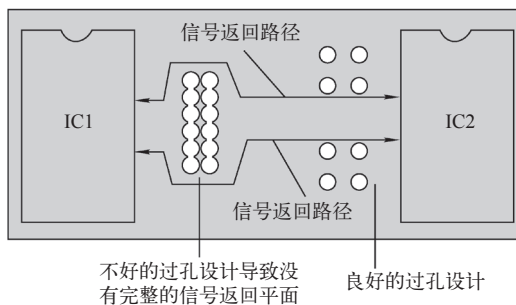


图3 信号返回电路设计图

图3中不好的过孔设计形成的一道槽导致信号返回路径的等效电路图如图4所示。

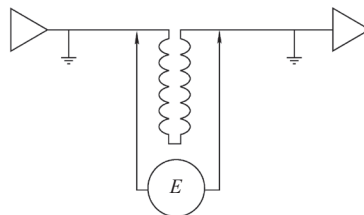


图4 过孔槽信号返回等效电路图

由图4可见由于不好的过孔设计形成的槽，则相当等效于一电感 L ，且PCB电感的为 1 nH/cm ，则信号返回通过孔槽电感的感应电压为 $E=L\frac{di}{dt}$ ，该感应电压将导致电磁问题。

布局基本准则

布局的基本准则如下。

遵循“先大后小，先难后易”的布置原则，重要的电路单元、核心元器件应当优先布局。

布局中应参考原理框图，根据单板的主信号流向规律安排主要元器件。

布局应尽量满足以下要求：总的连线尽可能短，关键信号线最短；高电压、大电流信号与小电流，低电压的弱信号完全分开；模拟信号与数字信号分开；高频信号与低频信号分开；高频元器件的间隔要充分。

相同结构电路部分，尽可能采用“对称式”标准布局。按照均匀分布、重心平衡和版面美观的标准优化布局。

器件布局栅格的设置，一般IC器件布局时，栅格应为 $50\sim 100\text{ mil}$ ，小型表面安装器件，如表面贴装元件布局时，栅格设置应不少于 25 mil 。

结构方面布局有特殊要求，需要与结构设计相关人员沟通确定。

同类型的插装元器件或同一种类型有极性分立元件建议在X或Y方向上保持一致，便于生产和检验。

发热元件应均匀分布，以利于单板和整机的散热，温度敏感器件应远离发热量大的元器件（热敏检测元件除外）。

元器件的排列要考虑便于调试和维修，需调试的元器件周围要有足够的空间，如小封装的电阻、电容元件周围不能放置大元器件。

布线基本准则

屏蔽保护布线准则：对PCB板上的一些特别重要信号如时钟信号、同步信号和频率特别高的信号，需考虑采用同轴电缆屏蔽结构设计，即将所布的线上下左右用地线隔离，而且还要考虑好如何有效地让屏蔽地与实际地平面有效结合。具体设计如图5所示。

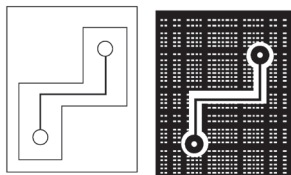


图5 屏蔽保护布线准则

走线方向控制布线准则：相邻层的走线方向成正交结构。避免将不同的信号线在相邻层走成同一方向，以减少不必要的层间窜扰。具体如图6所示。

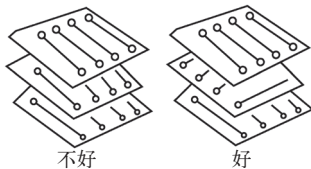


图6 走线方向控制布线准则

走线阻抗匹配布线准则：同一网络的布线宽度应保持一致，线宽的变化会造成线路特性阻抗的不均匀，当传输的速度较高时会产生反射，在设计中应该尽量避免这种情况。具体可如图7所示。



图7 走线阻抗匹配布线准则

避免走线开环布线准则：为了避免产生“天线效应”，减少不必要的干扰辐射和接受，布线不允许出现一端浮空的布线。具体如图8所示。

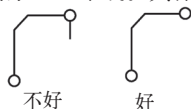


图8 避免走线开环布线准则

避免走线闭环布线准则：防止信号线在不同层间形成自环。在多层板设计中容易发生此类问题，自环将引起辐射干扰。具体如图9所示。

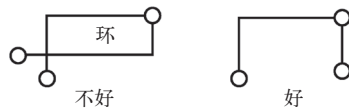


图9 避免走线闭环设计布线准则

走线长度控制布线准则：在设计时应该让布线长度尽量短，以减少由于走线过长带来的干扰问题，特别是一些重要信号线，如时钟线，务必将其振荡器放在离器件很近的地方。但是有特殊的情况对同步驱动多个器件的情况，需要调整布线长度使得线路信号传输延迟时间一致。具体如图10所示。

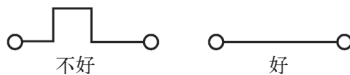


图10 走线长度控制布线准则

器件分层布线准则：为了防止不同工作频率的模块之间的互相干扰，同时尽量缩短高频部分的布线长度，通常将高频的部分布设在接口部分以减少布线长度。当然，这样的布局仍然要考虑到低频信号可能受到的干扰。

PCB解耦设计

在印制版上增加必要的去耦电容，滤除电源上的干扰信号，使电源信号稳定。去耦电容的布局及电源的布线方式将直接影响到整个系统的稳定性，有时甚至关系到设计的成败。

器件的去耦设计一般应该使电流先经过滤波电容滤波再供器件使用，同时还要充分考虑到由于器件产生的电源噪声对下游的器件的影响。一般来说，采用总线结构设计比较好，在设计时，还要考虑到由于传输距离过长而带来的电压跌落给器件造成的影响，必要时增加一些电源滤波环路，避免产生电位差。

在高速电路设计中，能否正确地使用去耦电容，关系到整个板的稳定性。

结束语

本文简要介绍了EMC的设计基准列表。虽然这是一个概括归纳的准则，对于PCB设计工程师或者EMC工程师是很有用的，而且这些指导方针可以应用到低压智能电器的各种PCB设计中。EA

（收稿日期：2018.07.23）

（编辑：朱金凤）